

MANUFACTURE OF SEMICONDUCTOR DEVICE AND PROTECTOR USED THEREFOR

Publication number: JP2028924

Publication date: 1990-01-31

Inventor: TOMINAGA YUKIHIRO; SUZUKI FUMIO; AOKI HIROSHI

Applicant: OKI ELECTRIC IND CO LTD

Classification:

- International: H01L21/301; H01L21/304; H01L21/321; H01L21/60; H01L21/78; H01L21/02; H01L21/70; (IPC1-7): H01L21/304; H01L21/321; H01L21/78; H01L21/92

- european:

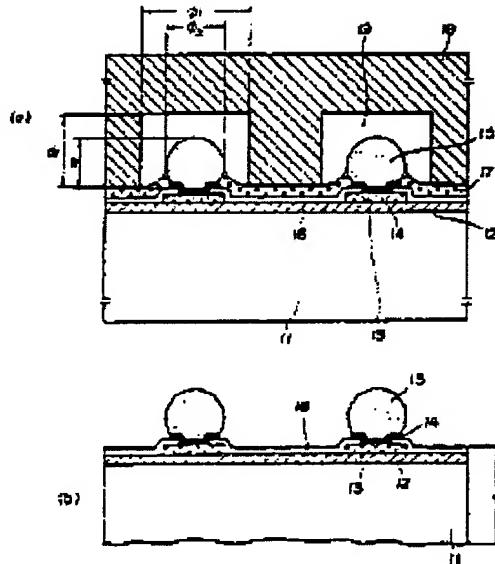
Application number: JP19880178225 19880719

Priority number(s): JP19880178225 19880719

[Report a data error here](#)

Abstract of JP2028924

PURPOSE: To prevent a semiconductor substrate from cracking by holding a bump electrode in the recess of a flat plate, and polishing the rear of the substrate in a state that the plate adheres to the front face of the substrate. **CONSTITUTION:** When the rear face of a semiconductor substrate 11 is polished, a transparent glass plate 18 adheres to the front face of the substrate 11 beforehand. In this case, wax 17 containing a solder bump electrode 15 in a cavity 19 of one flat surface of the plate 18 is heated by a halogen lamp or the like to be softened thereby to allow the plate 18 to adhere to the substrate 11. Further, at the time of adhering, the pattern of the cavity 19 can be observed from the reverse face to the cavity 19 with the plate 18, and the solder bump electrode pattern can be also confirmed through the plate 18. Thus, the electrode 15 can be aligned to the cavity 19 sufficiently by an alignment technique. The rear face of the substrate 11 can be polished in this state in a predetermined thickness, and the wax 17 is then removed.



Data supplied from the [esp@cenet](#) database - Worldwide

⑫ 公開特許公報 (A) 平2-28924

⑬ Int. Cl. 5
H 01 L 21/304
21/321
21/78

識別記号 321 B
厅内整理番号 8831-5F
L 6679-5F
6824-5F

⑭ 公開 平成2年(1990)1月31日
H 01 L 21/92 B
審査請求 未請求 請求項の数 6 (全8頁)

⑮ 発明の名称 半導体装置の製造方法およびそれに用いる保護具

⑯ 特 願 昭63-178225
⑰ 出 願 昭63(1988)7月19日

⑱ 発明者 富永之廣 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑲ 発明者 鈴木文雄 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑳ 発明者 青木浩 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
㉑ 出願人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
㉒ 代理人 弁理士菊池弘

明細書

半導体装置の製造方法。

1. 発明の名称

半導体装置の製造方法およびそれに用いる保護具

2. 特許請求の範囲

(1) 半導体基板表面のバンプ電極に対応して四部を一平面に有する平板を用意し、四部にバンプ電極を収容して平板を半導体基板の表面に貼り付ける工程と、

その平板が表面に貼り付けられた状態で半導体基板裏面を研磨し、基板を所定の厚さにする工程とを具備してなる半導体装置の製造方法。

(2) 平板はバンプ電極に対応する四部とともに、半導体基板のスクライブラインに対応してカッタからの逃げ用の四部を有し、

この平板を基板の表面に貼り付けた状態で基板裏面の研磨を行った後、

平板を貼りつけたまま、基板裏面側からスクライブライン部分にてカッタにより基板の分割を行うようにしたことを特徴とする請求項(1)記載の半

導体装置の製造方法。

(3) 半導体基板表面に対する平板の貼り付けはワックスで行い、平板には四部に連通してガス抜きの穴を有することを特徴とする請求項(1)または(2)記載の半導体装置の製造方法。

(4) 基板表面に対する平板の貼り付けはワックスで行い、そのワックスとしては、基板側から第1層として微小硬質粉を含まないワックスを塗布し、その上に第2層として微小硬質粉を含むワックスを塗布することを特徴とする請求項(2)記載の半導体装置の製造方法。

(5) 半導体基板の表面に貼り付け可能な平板であって、一平面には、半導体基板表面のバンプ電極およびスクライブラインのうち少なくともバンプ電極に対応して四部を有する保護具。

(6) 半導体基板の表面に貼り付け可能な平板であって、一平面には、半導体基板表面の同一列上のバンプ電極を一括して収容する帯状の四部を有することを特徴とする保護具。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は半導体装置の製造方法、詳しくは、バンプ電極を裏面に有する半導体基板の裏面研磨方法および基板の分割方法に係り、さらにその時に用いる保護具に関するものである。

(従来の技術)

一般的な半田バンプ電極を有する半導体装置を第8図に示す。この図において、1は半導体基板であり、通常4インチ基板は525μ、5インチおよび6インチ基板は625μの厚さである。この半導体基板1の表面に絶縁分離のための酸化膜2が形成され、その上にAl電極パッド3が形成される。そして、そのAl電極パッド3上にTi、Pt、Cuなどからなるバリア金属4を挟んで、Pb・Snからなる半田バンプ電極5が形成されており、その高さは20~200μである。なお、6は表面保護膜である。

このような半田バンプ電極を有する半導体装置において、半導体基板1の裏面を機械研磨して該基板1を所定の厚さとする場合、研磨時の機械的

きる半導体装置の製造方法を提供することを目的とし、さらにはその方法で使用して好適する保護具を提供することを目的とする。

(課題を解決するための手段)

この発明では、半導体基板表面のバンプ電極に対応して四部を一平面に有する平板を用意し、四部にバンプ電極を収容して平板を半導体基板の裏面に貼り付け、その状態で半導体基板裏面を研磨し、基板を所定の厚さとする。

また、平板にはバンプ電極に対応する四部とともに、半導体基板のスクライブラインに対応してカッタからの逃げ用の四部を有するようにし、この平板を上記のように基板の裏面に貼り付け、基板裏面の研磨を行った後、平板を貼り付けたまま、基板裏面側からスクライブライン部分にてカッタにより基板の分割を行うこともできる。

これらの方法において、保護具としての平板としては透明板を用いることが好ましい。

また、半導体基板表面に対する平板の貼り付けはワックスで行われるが、平板には四部に連通し

衝撃から基板裏面を保護するため、従来では、第9図に示すように、例えばレジスト7をコートして微細パターンをカバーするとともに、厚さ20~200μのポリエチレンフィルム8を張り付けることにより機械的ダメージから基板を充分に保護している。

(発明が解決しようとする課題)

しかしながら、高さ20~200μのバンプ電極5を有する半導体装置では、レジスト7では裏面をカバーできないとともに、ポリエチレンフィルム8張り付け後も第9図のように大きな凹凸を発生させてしまう。このため、裏面研磨時の圧力により半田バンプ電極5のつぶれが発生し、該電極5によるリード端子との接続が不可能となってしまう。

この発明は、以上述べた基板裏面研磨時に発生するバンプ電極のつぶれを防止し、リード端子との良好な接続を可能とし、しかも前記研磨により薄くなった基板を分割(ウェハをチップに分割)する工程があっても、その時基板の割れを防止で

てガス抜きの穴を有すると良い。

また、基板裏面研磨後、基板の分割を行う方法において、貼り付け用のワックスとしては、基板側から第1層として微小硬質粉を含まないワックスを塗布し、その上に第2層として微小硬質粉を含むワックスを塗布することが好ましい。

また、保護具である平板の汎用性を考えて、平板には、半導体基板裏面の同一列上のバンプ電極を一括して収容するように帶状に四部を形成すると良い。

(作用)

この発明においては、平板の四部にバンプ電極を収容して半導体基板の裏面に平板を貼り付けた状態で基板裏面の研磨を行うことにより、該研磨時、基板の裏面側は前記平板で確実に保護される。

また、この研磨により所定の薄さとなった基板を、平板を貼り付けたまま分割(ウェハからチップに分割)するようにすれば、この分割時の基板のワレが防止される。この時、平板にバンプ電極収容用の四部とともに、カッタからの逃げ用の四

部を設けておけば、平板は分割されないので、平板は再使用が可能となる。

また、平板に透明板を使用すれば、該平板を基板の表面に貼り付ける際、平板を通して凹部パターン、バンプ電極パターン、スクリューブラインパターンを観察することができる。

また、平板はワックスにより基板表面に貼り付けられるが、平板の凹部に連通してガス抜きの穴を平板に設ければ、貼り付け時ワックスから発生するガスは凹部、ガス抜き穴を通して外部に放出されることになる。

また、ワックスとして微小硬質粉を含むワックスを使用すれば、前記基板の分割時、ワックスによるカッタの目結りがなくなる。その際、まず基板表面に微小硬質粉を含まないワックスを第1層として塗布し、その上に第2層として微小硬質粉を含むワックスを塗布すれば、基板表面に対する微小硬質粉の悪影響が第1層により防止される。

また、平板にバンプ電極収容用の凹部として帯状の凹部を形成しておけば、バンプ電極の位置、

有する。この空洞19の内径φ₁は半田バンプ電極15の直径φ₂より10～50μm大きく、深さd₁は半田バンプ電極高さhより10～100μm深く作製されている。

半導体基板11の裏面の研磨を行う際、その前に半導体基板11の裏面側に第1図(a)に示すように前記透明ガラス板18を貼り付ける。この時、透明ガラス板18の一平面の空洞19に半田バンプ電極15を収容するようとする。また、貼り付けは前記ワックス17で行われるが、このワックス17をハロゲンランプなどで加熱して軟化させることにより透明ガラス板18と基板11を接着させることが可能となる。さらに、貼り付け時、透明ガラス板18によれば、空洞19とは逆の面から空洞19のパターンが観察できるとともに、ガラス板18を通して半田バンプ電極パターンも確認することができる。このため、従来のアライメント技術で充分に半田バンプ電極15と空洞19との位置合わせができる。

このようにして半導体基板11の裏面側に透明

敷が違っても同一列上であれば、平板を共通使用できる。

(実施例)

以下この発明の実施例を図面を参照して説明する。

第1図(a), (b)はこの発明の第1の実施例を示す工程断面図である。この図において、11は半導体基板であり、表面部には絶縁用の酸化膜12が形成され、その上にAl電極パッド13が設けられ、その上にバリア金属14を挟んで半田バンプ電極15が形成されている。また、半田バンプ電極部以外の表面は表面保護膜16で覆われている。

このような半導体装置の半田バンプ電極側表面には、後述する透明ガラス板接着用のワックス17が塗布されている。このワックス17は加熱により液状化させて基板11上に塗布される。

一方、18は半導体基板11と同一径またはやや大きな直径の保護具としての厚さ300～1000μmの透明ガラス板(平板)であり、一平面には、半田バンプ電極15に対応して空洞(凹部)19を

ガラス板18を貼り付けたならば、その状態で半導体基板11の裏面の研磨を行い、該基板11を所定の厚さとする。その後は有機浴剤中にディップすることで透明ガラス板18を基板11から剥離し、ワックス17を除去する。以上により、半導体基板11の厚さが所定の厚さhとなった第1図(b)に示す半導体装置が完成する。

このような方法によれば、半導体基板11の裏面研磨時、裏面側は空洞19を有する透明ガラス板18で確実に保護されるから、バンプ電極15のつぶれは無くなり、リード端子との良好な接続をとることができる。

ところで、半導体基板11の裏面側に透明ガラス板18をワックス17の加熱軟化により貼り付ける際、ワックス17からガスが発生し、このガスにより半導体基板11と透明ガラス板18の位置合わせが生じる。

そこで、第2図のこの発明の第2の実施例では、空洞19に連通し、該空洞19と反対側の平面に開口するガス抜きの穴20を透明ガラス板18に

設ける。このようにガス抜き穴20を設ければ、透明ガラス板18貼着時ワックス17から発生するガスは空洞19およびガス抜き穴20を通して外部に放出される。したがって、ワックス17から発生するガスにより透明ガラス板18と半導体基板11に位置合わせずが生じるのを防止できる。また、この位置合わせず防止のために予めガス抜きのマークを1回行っておくことも考えられるが、このマークを省略することができ、工程の簡略化を図ることができる。なお、このガス抜きの穴を設ける技術は、次のこの発明の第3の実施例におけるパンプ電極収容用空洞およびカッタからの逃げのための溝に対しても適用することができる。

上記のようにして基板の裏面を研磨し、基板を所定の薄さとした後、該基板を分割（ウェーハからチップに分割）することが行われる。この時、基板が極く薄くなっていると、該基板にワレが生じる。第3図のこの発明の第3の実施例は、基板の裏面研磨時に、基板の裏面側の保護として用いた

ただし、この透明ガラス板18においては、前記半田パンプ電極収容用の空洞19の外に、基板11のスクリーブライン21に対応してカッタからの逃げのための溝（四部）22を形成してある。この溝22は、基板分割のためのダイヤモンドカッタの幅やスクリーブライン21の幅から100μm広く幅をとっており、深さd₂は基板分割時のダイヤモンドカッタとの間に第3図(b)に示すように間隙sができるように設定する。

このような透明ガラス板18を基板11の裏面側に貼り付けた状態で基板11裏面の研磨を行い、基板11を所定の薄さとする。この時、透明ガラス板18により基板11の裏面側が機械的ダメージから保護されるが、該透明ガラス板18が補強板としての役目もするので、基板11を200μm以下の極端な薄さにしても基板11のワレは生じない。

その後、透明ガラス板18を基板11の裏面側に貼り付けたまま、第3図(b)のように、基板11の裏面から、スクリーブライン21部分にて、ダ

透明ガラス板を裏面側に補強用として貼り付けたまま基板の分割を行うことにより、基板が200μm以下と極端に薄くなっていても、基板分割時の基板のワレを防止したものである。以下詳述する。

第3図(a)に示す半田パンプ電極完成完了後の半導体装置は第1図(a)に示すものと同一であり、図中同一部分に同一符号を付してその説明を省略する。ただし、21は基板11裏面が露出したスクリーブライン（分割領域）である。この半導体装置上に液状ワックス（例えばスカイリキド、日化精工社製）17aを1～2μmの厚さでコーティングし、さらにその上にドレッシング（石英粉などの微小硬質粉）入りワックス17bを4～20μmコーティングする。そして、それらワックス17a、17bにより、半導体基板11と同一径またはやや大きめの直径を有する透明ガラス板18を半導体基板11の裏面側に張り合わせるが、この透明ガラス板18に半田パンプ電極15に対応して空洞19を有し、この空洞19内に半田パンプ電極15を収容することは第1の実施例と同一である。

イヤモンドカッタ23により基板11の分割を行う。この時、ダイヤモンドカッタ23の位置合わせは、透明ガラス板18上から該ガラス板18の溝22を検出し、その検出位置にダイヤモンドカッタ23を移動させるようにする。

この基板分割時、透明ガラス板18の存在により基板11がワレることを防止できる。また、透明ガラス板18は溝22によりダイヤモンドカッタ23から逃げることができ、分割されないから、再使用が可能となる。

また、この基板分割時、ワックスもダイヤモンドカッタ23でカッティングされ、一般的なワックスをダイヤモンドカッタ23でカッティングすると目詰まりの原因となるが、ここではドレッシング入りワックス17bを基板11と透明ガラス板18の接着に用いたため、目詰まりを防止できる。しかし、ドレッシング入りワックス17bはドレッシングを含んでいるため、裏面研磨時の圧力により基板11の裏面にキズを発生させてしまう。そこで、ここでは、最初に一般的なワックス

17aを薄く塗布し基板11表面を保護し、その後その上にドレッシング入りワックス17bを塗布した。これらワックス17a、17bの軟化点は、ドレッシング入りワックス17bの方が低くなるように選択する方が透明ガラス板18と基板11の接着が良好になるとともに、基板11表面に及ぼすドレッシングの影響を小さくできることは言うまでもない。

しかし後、浴剤中にディップまたは透明ガラス板18を再加熱することにより第3図(c)に示すように透明ガラス板18を分離し、ワックス17a、17bを除去し、複数のチップを得る。

第4図ないし第6図は透明ガラス板18に対するパンプ電極収容用空洞19およびカッタからの逃げのための溝22の形成のし方を示す下面図で、この発明の第4ないし第6の実施例を示す。

第4図の例は、カッタからの逃げのための溝22はスクリーブラインに対応して格子状に形成し、パンプ電極収容用の空洞19は個々のパンプ電極に対応して円形に形成した例である。さらに各空

および凹部24そのものの幅を広げることにより、パンプ電極15の周囲に広い空間部を得られるので、パンプ電極15を収容する際の位置合わせが容易となる。

なお、以上の説明では半導体基板の表面に貼着される平板として透明ガラス板を使用したが、石英板、半導体ウェハなどでもよい。平面性を有し、凹部(空洞、溝)、ガス抜きの穴の加工が可能ならば、各種の板体を用いることができる。ただし、ガラス板は安価で透明であるから、上記平板として適している。

(発明の効果)

以上詳述したように、この発明によれば、凹部を有する平板で表面側が確実に保護された状態で基板裏面の研磨が行われるので、パンプ電極のつぶれを防止し、リード端子との良好な接続を可能とする。また、上記研磨により薄くなった基板を、平板を貼り付けたまま分割することにより、この分割時の基板のワレを防止でき、勿論上記研磨時の基板のワレも平板の補強により防止できる。さ

洞19と溝22に連通してガス抜き用の穴20が形成されている。

第5図の例は、格子状の溝22に沿って帯状にパンプ電極収容用の空洞19も形成したものである。この帯状の空洞19によれば、パンプ電極の位置や数が違っても同一列上で異なるのであれば、この透明ガラス板を共通使用できる。

第6図は、パンプ電極収容用の空洞とカッタからの逃げのための溝を兼ねる幅広の格子状の凹部24をガラス板に形成した例である。この構造では、カッタからの逃げのための溝領域部とパンプ電極収容用空洞領域部との間に隔壁がないので、第7図(a)に示すように基板11の分割を行った時、基板シリコンの粉25がパンプ電極15に付着する恐れがある。これに対して第4図および第5図の構造では、第7図(b)に示すように隔壁26により、パンプ電極15に対する基板シリコンの粉25の付着を防止できる。しかし、第6図の凹部24によれば、透明ガラス板の加工が容易となる。また、この凹部24によれば、隔壁26がないこと、

さらに、平板は、基板裏面研磨前の基板の厚い状態で貼り付けられるのであるから、薄くなつた後に補強板を貼り付ける場合と違って、補強板(平板)貼り付けによる基板のワレも防止できる。さらに、裏面研磨後基板の分割を行う場合において、平板にはカッタからの逃げ用の凹部を設けておくことにより平板は分割されないので、平板の再使用が可能となる。さらに、平板として透明板を使用することにより、該平板を通して凹部バターン、スクリーブラインバターン、パンプ電極バターンを観察することができるので、貼り付ける際の位置合わせが容易・正確となる。また、貼り付けはワックスにより行われ、貼り付けの際(加熱軟化時)ワックスからガスが発生するが、平板の凹部に連通してガス抜きの穴を平板に設けてガスを外部に逃がすようにすることにより、ワックスからのガスによる基板と平板の位置合わせずれを防止できる。また、ワックスとして微小硬質粉を含むワックスを使用することにより、基板の分割時、ワックスによるカッタの目詰りを防止できる。さらに、

微小硬質粉を含むワックスを使用するにしても、まず基板表面に微小硬質粉を含まないワックスを第1層として塗布し、その上に第2層として微小硬質粉を含むワックスを塗布することにより、基板表面に対する微小硬質粉の悪影響を防止できる。また、平板のバンプ電極収容用凹部形状として、帯状の凹部を形成しておけば、バンプ電極の位置、數が違っても同一列上であれば、平板を共通使用できる。

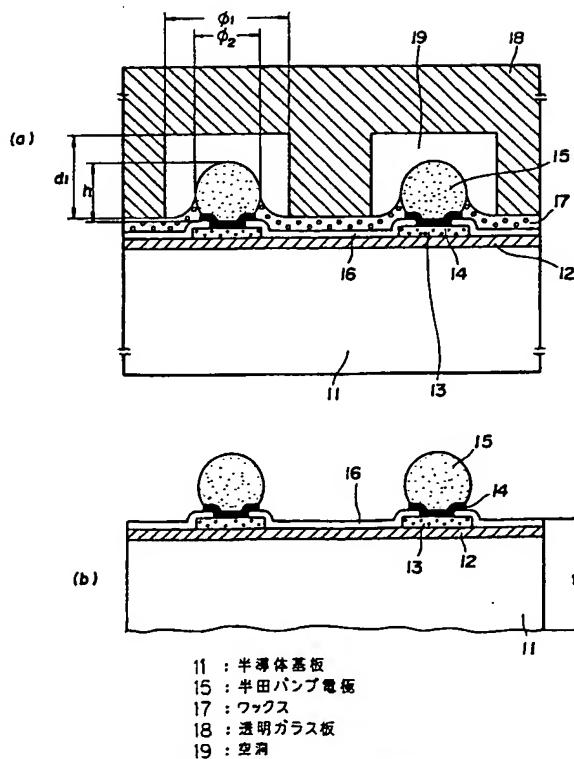
4. 図面の簡単な説明

第1図はこの発明の半導体装置の製造方法の第1の実施例を示す工程断面図、第2図はこの発明の半導体装置の製造方法の第2の実施例を示す断面図、第3図はこの発明の半導体装置の製造方法の第3の実施例を示す工程断面図、第4図ないし第6図はこの発明の保護具(透明ガラス板)の各種の例を示す下面図、第7図は基板分割時のバンプ電極に対する基板シリコンの付着・付着防止を示す断面図、第8図は一般的な半田バンプ電極を有する半導体装置の断面図、第9図は従来の表面

保護法を示す断面図である。

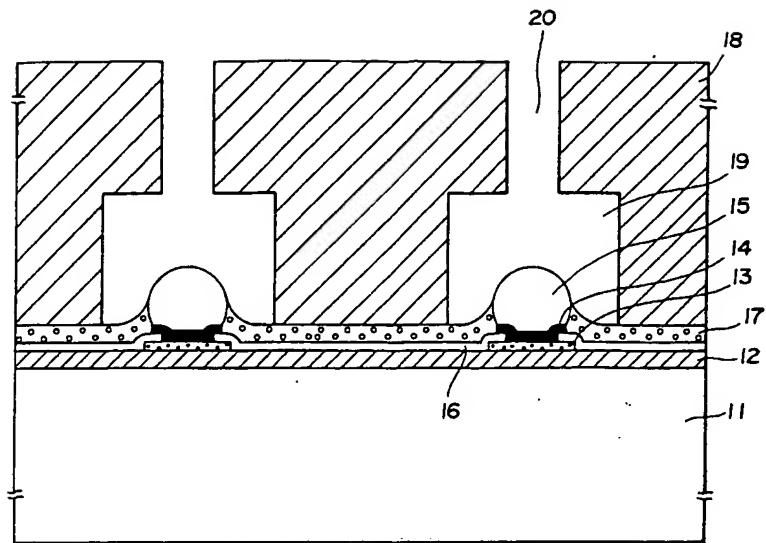
11…半導体基板、15…半田バンプ電極、17…ワックス、17a…液状ワックス、17b…ドレッシング入りワックス、18…透明ガラス板、19…空洞、20…ガス抜き穴、21…スクリーブライン、22…溝、23…ダイヤモンドカッタ、24…凹部。

特許出願人 沖電気工業株式会社
代理人 弁理士 菊池 弘



本発明製造方法の第1の実施例

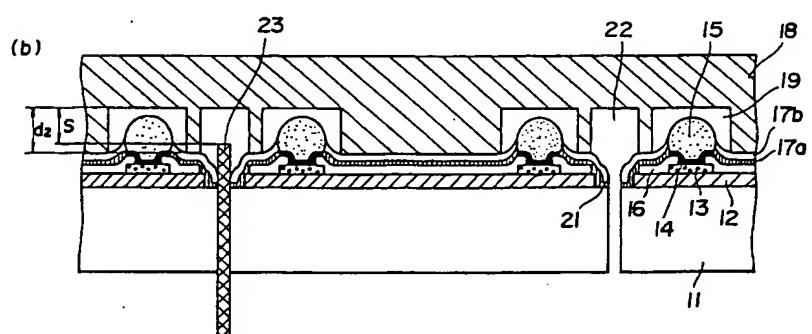
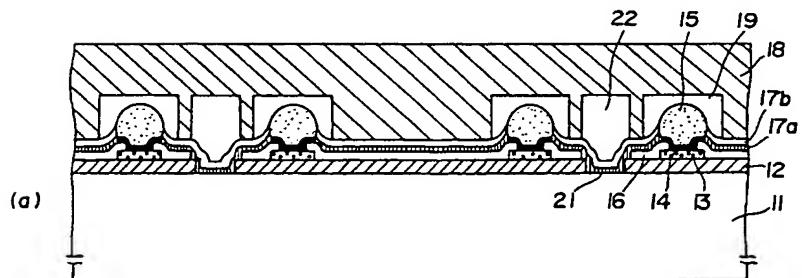
第1図



11 : 半導体基板
 15 : 半田バンプ電極
 17 : ワックス
 18 : 透明ガラス板
 19 : 空洞
 20 : ガス抜き穴

本発明製造方法の第2の実施例

第2図



本発明製造方法の第3の実施例

第3図

